

DIGITAL PROTECTIVE RELAY

Publication number: JP2001045646

Publication date: 2001-02-16

Inventor: SAGA MASAMICHI; SHUDO ITSUO

Applicant: TOKYO SHIBAURA ELECTRIC CO

Classification:

- **international:** H02H3/02; H02H3/00; H03M1/12; H02H3/02;
H02H3/00; H03M1/12; (IPC1-7): H02H3/02

- **europen:** H02H3/00C; H03M1/12L

Application number: JP19990213194 19990728

Priority number(s): JP19990213194 19990728

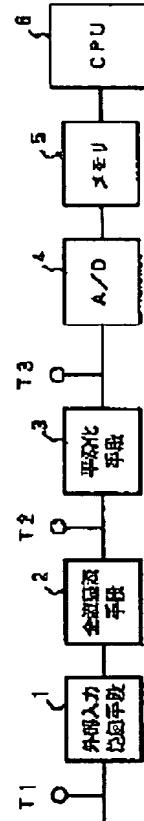
Also published as:

US6714148 (B1)
DE10036698 (A1)
SE519696 (C2)
SE0002784 (L)
CN1191666C (C)

[Report a data error here](#)

Abstract of JP2001045646

PROBLEM TO BE SOLVED: To eliminate the need for adjusting the input circuit of a time reference signal, and decrease the number of part items. **SOLUTION:** A time reference signal T1 is input by an outside input insulating means 1, a waveform T3 obtained through a full-way rectifying means 2 and a smoothing means 3 is converted by an A/D converter 4, a value obtained by this conversion is compared with a certain fixed threshold by a software on a CPU 6, so as to discriminate H and L levels. Here, with the time changing from L level to H level set as the reference, codes [0], [1], [P] are respectively discriminated by a continued time of the H level, so as to obtain a time code.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-45646

(P2001-45646A)

(43) 公開日 平成13年2月16日 (2001.2.16)

(51) Int.Cl.⁷
H 0 2 H 3/02

識別記号

F I
H 0 2 H 3/02

テマコード* (参考)
D
G

審査請求 未請求 請求項の数4 OL (全7頁)

(21) 出願番号 特願平11-213194

(22) 出願日 平成11年7月28日 (1999.7.28)

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 岩嶋 正道

東京都府中市東芝町1番地 株式会社東芝
府中工場内

(72) 発明者 首藤 逸生

東京都府中市東芝町1番地 株式会社東芝
府中工場内

(74) 代理人 100075362

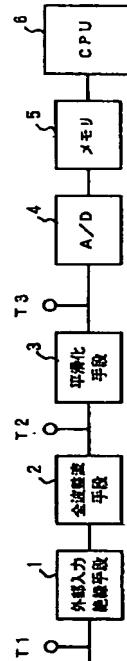
弁理士 石井 紀男

(54) 【発明の名称】 ディジタル保護継電器

(57) 【要約】

【課題】 時刻基準信号の入力回路を調整しなくてもよいようにし、かつ部品点数を少なくする。

【解決手段】 時刻基準信号 T 1 を外部入力絶縁手段 1 にて入力し、全波整流手段 2 及び平滑化手段 3 を介して波形 T 3 としたものを A / D 変換器 4 にて変換し、この変換して得た値を C P U 6 上のソフトウェアで、ある一定の閾値との比較により、H レベルと L レベルの判別を行なう。この際 L レベルから H レベルに変わった時を基準として H レベルの継続時間により符号「0」、「1」、「P」を夫々識別して時刻コードを得るようにした。



【特許請求の範囲】

【請求項1】 系統電気量をデジタル値に変換して求められるリレー判定量に基づいてトリップリレーを動作させるための動作判定又は不動作判定を行なう保護リレー演算処理手段と、時刻基準信号を導入してデジタル保護継電器自身の時計を外部基準時刻に同期させる時刻同期手段を具備するデジタル保護継電器において、前記時刻同期手段は時刻基準信号を少なくとも2ビット以上の分解能でA/D変換し、変換後のデジタル値に対して時刻基準信号の振幅の大小判定を行なうことにより時刻コードをデコードすることを特徴とするデジタル保護継電器。

【請求項2】 請求項1記載のデジタル保護継電器において、前記時刻基準信号をデジタル量に変換するA/D変換手段として、系統電力を取り込んで保護リレー演算に使用するA/D変換手段を共用することを特徴とするデジタル保護継電器。

【請求項3】 請求項1又は請求項2記載のデジタル保護継電器において、前記時刻基準信号の入力電圧レベルに応じて振幅レベル判定処理手段のレベル閾値を変えることを特徴とするデジタル保護継電器。

【請求項4】 請求項1又は請求項2又は請求項3記載のデジタル保護継電器において、前記時刻基準信号をA/D変換する際のサンプリング周波数として、時刻基準信号のキャリア周波数に対して非同期なサンプリング周波数を選択することを特徴とするデジタル保護継電器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明はデジタル保護継電器における時刻基準信号のデコードに関する。

【0002】

【従来の技術】 デジタル保護継電器では、電力系統の状態変化を検出し、遮断器をトリップさせるかどうかを判断すると共に、その状態変化の情報に正確な発生時刻をつけて記録する目的から、デジタル保護継電器の外部から時刻基準信号を導入し、内部時計の時刻同期を取っている。

【0003】 その時刻基準信号の一例として、IRIG信号がある。IRIG信号はシリアルコードで時刻データを送り、キャリアの立ち上がりとフレームの先頭のタイミングで精密な時刻の更新タイミングを伝達する。IRIG信号は振幅変調信号であり、振幅の大きい時と振幅の小さい時のレベル比は3.3:1と規定されているが、具体的な電圧レベルや波形の定義はない。

【0004】 ここでは、振幅が大きい時の波形をVH、小さい時の波形をVLと呼ぶ。VLからVHに変わったときを基準にしてVHとVLの継続時間比率が5:5のとき「1」を、2:8のとき「0」を表す。8:2のときは時刻フレームの基準となるマーカー符号「P」を表

し、「P」が2回続いたとき時刻フレームの先頭となる。

【0005】 IRIG信号には時刻スケールによっていくつかの種類があるが、キャリア信号1kHz、時刻フレーム1秒のIRIG-B信号が比較的広く使用されている。図6はIRIG-Bの信号の符号「0」の波形イメージ、図7は符号「1」の波形イメージ、図8は符号「P」の波形イメージである。

【0006】 以上により、IRIG信号から時刻データをデコードするためにはVHとVLのレベル判定を行ない、VHもしくはVLの継続時間から「0」/「1」のバイナリデータを判別・抽出する必要がある。

【0007】 図9は従来のデジタル保護継電器におけるIRIG信号取り込みからデコードまでのブロック図であり、図10は図9におけるT1からT6までの信号の関係図である。IRIG信号T1を外部入力絶縁手段1で受け、全波整流手段2を通すことで波形T2が得られる。

【0008】 T2を平滑化手段3で平滑化したT3を比較器91によりT3を2値化し(T4)、T4の立ち上がりでタイマー93をリセットしてスタートさせ、T4の立ち下がりでタイマー93をストップさせることによりHレベル時の継続時間を測定することができ、符号判別器94によりタイマー値の大きさから「1」符号、「0」符号、「P」符号の判別ができる。

【0009】 その結果はメモリ5にストアし、CPU6上のソフトウェアにて時刻に変換する。「P」符号が2回続いたときを時刻フレームの先頭として、時刻にタイミングする各符号の重みは決まっており、一意に変換できる。

【0010】

【発明が解決しようとする課題】 上記した従来装置の場合、比較器の閾電圧はデジタル保護継電器の製造時に可変抵抗で調整しなくてはならないために工数がかかること、又、デコードのために多くの電子部品が必要でコストが高いこと等の課題がある。

【0011】 本発明は上記課題を解決するためになされたものであり、時刻基準信号の入力回路の調整レスを実現し、かつ、電子部品点数を削減してコスト低減を図ることの可能なデジタル保護継電器を提供することを目的としている。

【0012】

【課題を解決するための手段】 【請求項1】に係るデジタル保護継電器は、時刻基準信号をA/D変換した値をCPU上のソフトウェアである一定の閾値との比較により、HレベルとLレベルの判別を行ない、LレベルからHレベルに変わった時を基準としてHレベルの継続時間により符号「0」、「1」、「P」を夫々識別して時刻コードを得るようにしたものである。この手段によれば、比較器、タイマー、タイマー値判定回路が不要とな

り、比較器の電圧調整も不要となる。

【0013】 [請求項2] に係るデジタル保護継電器は、 [請求項1] において、保護リレー演算に使用するA/D変換手段及びCPUを用いて時刻基準信号のA/D変換と時刻コードへのデコードを行なうようにしたものである。この手段によれば、新規に必要となるハードウェアをなくすことができ、ハードウェアにかかるコストを削減できる。

【0014】 [請求項3] に係るデジタル保護継電器は、 [請求項1] 又は [請求項2] において、時刻基準信号をA/D変換したデータからCPU上のソフトウェアでピーク値を算出し、そのピーク値にしたがってVHとVLの閾値を決定し、その閾値によってHレベルとLレベルの判定を行ない、LレベルからHレベルに変わった時を基準としてHレベルの継続時間により夫々符号「0」、「1」、「P」を識別して時刻コードを得るようにしたものである。

【0015】 図1に示す時刻基準信号の入力回路では、時刻基準信号の電圧レベルが上昇するとVL時における平滑化手段3の出力電圧も上昇してくるので、HレベルとLレベルを分けるための閾値が一定の場合は、入力可能な時刻基準信号の電圧が制限される。この手段によれば、時刻基準信号の電圧が高い時に閾値を大きくとり、電圧が低い時に閾値を小さくとることができ、デコード可能な時刻基準信号の電圧範囲を広げることができる。

【0016】 [請求項4] に係るデジタル保護継電器は、 [請求項1] 又は [請求項2] 又は [請求項3] において、時刻基準信号をA/D変換したデータからCPU上のソフトウェアでピーク値を算出し、そのピーク値にしたがってVHとVLの閾値を決定し、その閾値によってHレベルとLレベルの判定を行ない、LレベルからHレベルに変わった時を基準としてHレベルの継続時間により夫々符号「0」、「1」、「P」を識別して時刻コードを得るようにしたデジタル保護継電器において、時刻基準信号のキャリア周波数に対して、非同期なサンプリング周波数で時刻基準信号をA/D変換することにより、ピーク値を算出するようにしたものである。

【0017】 時刻基準信号のキャリア周波数とサンプリング周波数の最大公約数が大きいとサンプリング角が広くなってしまい、時刻基準信号のピーク値が精度よく検出できない場合があるが、この手段によれば、その場合にもピーク値付近をサンプリングできるようにサンプリング位相がずれていくので、閾値を適切に設定することができ、時刻コードのデコードの余裕度が向上する。

【0018】

【発明の実施の形態】 (第1の実施の形態) ([請求項1] に対応)

図1は [請求項1] の実施の形態を示すデジタル保護継電器の時刻基準信号デコード部で、図2は図1におけるT1からT3までの信号の関係図である。なお、図1

において、図9と同一機能部分については同一符号を付して説明を省略する。本実施の形態において図9との差異は、比較器91、エッジトリガ92、タイマー93、符号判別器94を省略し、平滑化手段3とメモリ5との間にA/D変換器4を設けたことである。

【0019】 時刻基準信号はIRIG-Bを想定する。IRIG-B信号(T1)を外部入力絶縁手段1で受け、全波整流手段2にて全波整流すると波形T2となり、平滑化手段3を通すことでT3のようにIRIG-B信号の振幅が大きい時の出力を一定値以上に保つことができる。平滑化手段3の出力を2880HzサンプリングでA/D変換する。A/D変換値はメモリ5を介してCPU6に渡され、CPU6上のソフトウェアにて処理される。

【0020】 図3はソフトウェア処理のフローチャートである。A/D変換値がある一定の閾値より大きい時Hレベル、小さい時Lレベルとして2値変換する(S1, S2, S3)。閾値はVH時のA/D変換値がHレベル、VL時のA/D変換値がLレベルとなるように選定する。

【0021】 2880HzサンプリングでA/D変換すると、1符号10msは28.8サンプルとなり、LレベルからHレベルに変わった時を基準にデータを区切ると28もしくは29サンプルが得られる(S4, S6)。ここで、各符号における28.8サンプリングのうち閾レベルより大きいHレベルのデータの数は次のようにになる。

【0022】

符号「0」: 2ms/10ms × 28.8サンプル = 5.76サンプル。

符号「1」: 5ms/10ms × 28.8サンプル = 14.4サンプル。

符号「P」: 8ms/10ms × 28.8サンプル = 23.04サンプル。

【0023】 したがって、Hレベルのデータ数が5あるいは6であれば符号「0」、14あるいは15であれば符号「1」、22から24であれば符号「P」であるというように符号のデコードができる(S9)。その後、従来の形態と同様に時刻コードへの変換をすればよい。

40 本実施の形態によれば、製造時にハードウェア部分の調整をする必要がなくなる。

【0024】 (第2の実施の形態) ([請求項2] に対応)

図4は [請求項2] の実施の形態を示すデジタル保護継電器の時刻基準信号デコード部である。図4において、図1と同一機能部分については同一符号を付して説明を省略する。本実施の形態の構成上の特徴点は、平滑手段3とA/D変換器4との間にマルチプレクサ41を設けたことである。

50 【0025】 平滑化手段3の出力T3を、電力系統の電

気量を切り替えてA/D変換器4に入力するためのマルチプレクサ41に導入し、保護リレー演算用のA/D変換器4を用いてA/D変換を行なうよう構成した。A/D変換のサンプリング周波数が高いほど、時刻の更新のタイミング、即ち、V LからV Hへの変化を精度よく検出することができる。たとえば、1 kHzでサンプリングした場合、サンプリング間隔は1 msであり、時刻の更新のタイミングの検出の遅れを1 ms以下にできる。

【0026】ディジタル保護继電器では最低でも系統周波数の12倍、即ち、600 Hz又は720 Hz以上のサンプリング周波数で系統電気量をA/D変換しており、時刻同期精度上十分実用となるサンプリング周波数を有している。本実施の形態によれば、マルチプレクサ41の空きチャンネルに時刻基準信号を導入することで、時刻基準信号をデコードするために新規に必要となるハードウェアをなくすことができる。

【0027】(第3の実施の形態)(【請求項3】に対応)

本発明の第3の実施の形態は、第1又は第2の実施の形態においてH i g h/L o wレベルを分けるための閾値を求めるために、A/D変換された時刻基準信号の最大値を算出するようにしたものである。図5は閾値算出処理のフローチャートである。

【0028】IRIG-B信号を全波整流した後の波形は1 kHz×2=2 kHz相当の信号である。これを2880 Hzでサンプリングした時、サンプリング角は250°となる。360°との最大公約数が10°で、最小公倍数の9000°(36サンプル)確保すればサンプリング角10°相当のデータが得られるので、最大値検出の単位サンプリング数は36サンプルとする。

【0029】又、IRIG-Bの時刻コードフォーマットの後半はほとんどビット「0」であり、このビットフレームあたり(10 ms)のh i g hレベルの信号は20%しかない。したがって10°相当のサンプリングを目指した場合、36サンプルの少なくとも5倍(180サンプル)は必要である。

【0030】しかし10 msビットフレームと36サンプル(12.5 ms)の最小公倍数は50 msで、サンプル数にして144サンプルである。したがって180サンプル取っても内20%はH i g hレベルの信号を取れない。これによりサンプリングで得られた最大値と実際のピーク値との位相ずれ±15°に広がる可能性がある。

【0031】最大値位置からのサンプリング位相ずれによる影響は、サンプリング波形をピーク値を振幅とする2 kHzの正弦波とみなしても、 $\cos(15^\circ) - 1 = -3.4\%$ となる。最大値検出のサンプリング数を36サンプル×16=576サンプル(200 ms)、その5セット(1秒)の平均を最大値とすれば、最大値の変動を±1.7%に抑えることができる(S37)。

【0032】算出した最大値にしたがって閾値を選定するが、全波整流手段2や平滑化手段3の特性を考慮してHレベル側とLレベル側双方に十分なレベルマージンがとれるような最大値と閾値の比率を決める。ここでは最大値の50%を閾値として(S38)、第1の実施の形態と同様に閾値以上のA/D変換値をHレベル、それ以下のA/D変換値をLレベルと判定する。

【0033】2880 Hzサンプリングにおいて、1符号10 msは28.8サンプルとなり、LレベルからHレベルに変わった時を基準にデータを区切ると28もしくは29サンプルが得られ、第1の実施の形態と同様にHレベルのサンプルの数により符号を判断し、従来の形態と同様に時刻コードへの変換をすればよい。本実施の形態によれば、時刻基準信号の電圧レベルに応じたレベル判定ができるので、時刻基準信号の入力電圧範囲を広げることができる。

【0034】(第4の実施の形態)(【請求項4】に対応)

本発明の第4の実施の形態は、第3の実施の形態において、時刻基準信号のキャリア周波数に対して非同期なサンプリング周波数にて時刻基準信号をA/D変換し、時刻基準信号の電圧の最大値をより正確に算出できるようにしたものである。

【0035】サンプリング周波数が2400 Hzの場合、2 kHz相当の信号をサンプリングした時、サンプリング角は300°になり、6サンプル以上いくらサンプリングしても60°相当のサンプリングデータにしかならない。これによる最大値位置からのサンプリング位相ずれによる影響は、サンプリング波形をピーク値を振幅とする2 kHzの正弦波とみなすと、 $\cos(30^\circ) - 1 = -13.4\%$ となる。

【0036】ここで、サンプリング周波数が2400 Hzからすれば、最大値がより正確に検出できることになる。例えば、80 ppmずらして2400.192 Hzにすると0.5秒間で40 μsずれるので、2 kHzの電気角で約29度スリップさせることができる。したがって、サンプリングタイミングによって電圧の最大値付近のA/D変換値が得られない場合でも、0.5秒間のサンプルについてサーチすれば十分に最大値に近い値を得ることができる。

【0037】又、第1の実施の形態で説明したサンプリング周波数2880 Hzなどの、時刻同期信号のサンプリング位相が10度相当という十分細かい間隔で取れるサンプリング周波数を選んでもよい。時刻同期信号のキャリア周波数の2倍に対するサンプリング角が360°に対して十分小さい最大公約数を持てば、A/D変換値の最大値と実際の時刻同期信号の最大値の誤差は小さくなる。本実施の形態によれば、時刻基準信号の入力レベルの検出誤差が小さくなるので、時刻基準信号の振幅レベル判定処理手段において適切な閾値を設定することができる。

7

き、時刻基準信号のデコードの余裕度が向上する。

【0038】

【発明の効果】以上説明したように、本発明によれば時刻基準信号の入力回路の調整レスを実現でき、かつ電子部品点数を削減してコスト低減を図ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態を示すディジタル保護継電器の時刻基準信号デコード部。

【図2】本発明の第1の実施の形態を示すディジタル保護継電器における時刻基準信号取り込みからA/D変換前までの信号関係図。

【図3】本発明の第1の実施の形態を示すディジタル保護継電器のソフトウェア処理のフローチャート。

【図4】本発明の第2の実施の形態を示すディジタル保護継電器の時刻基準信号デコード部。

【図5】本発明の第3の実施の形態を示すディジタル保護継電器のソフトウェア処理のフローチャート。

【図6】IRIG-B信号の符号「0」の波形イメージ。

【図7】IRIG-B信号の符号「1」の波形イメージ *20

*ジ。

【図8】IRIG-B信号の符号「P」の波形イメージ。

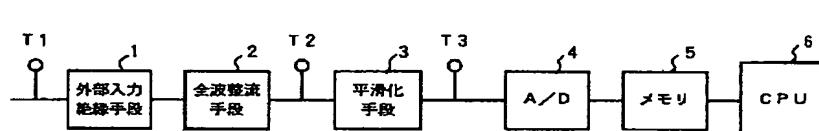
【図9】従来のディジタル保護継電器における時刻基準信号取り込みからデコードまでのブロック図。

【図10】従来のディジタル保護継電器における時刻基準信号取り込みからデコードまでの信号関係図。

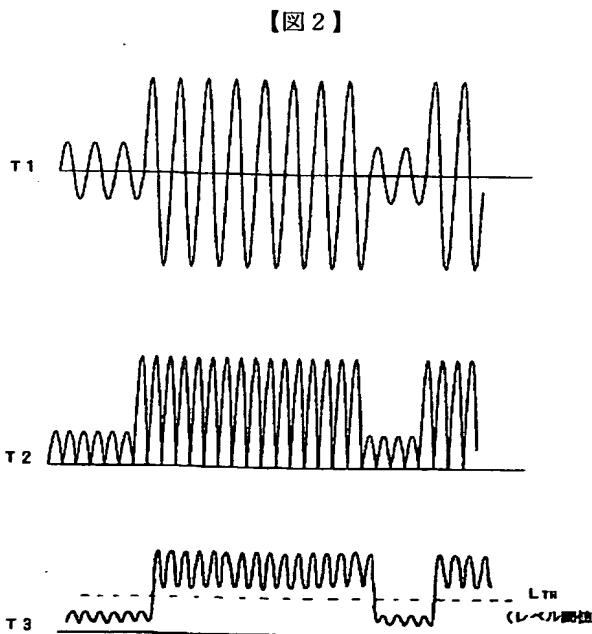
【符号の説明】

1	外部入力絶縁手段
2	全波整流手段
3	平滑化手段
4	A/D変換器
5	メモリ
6	CPU
4 1	マルチプレクサ
9 1	比較器
9 2	エッジトリガ
9 3	タイマー
9 4	符号判別器

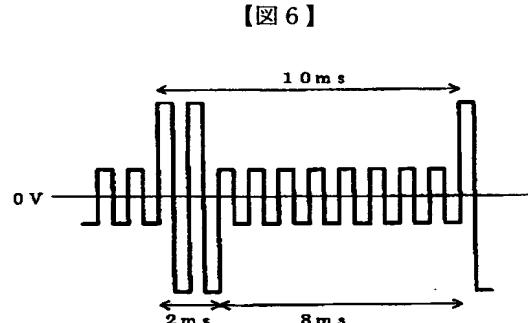
8



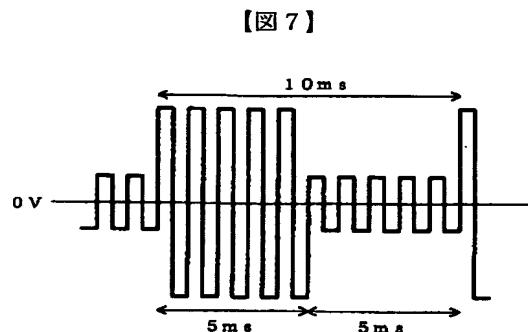
【図1】



【図2】

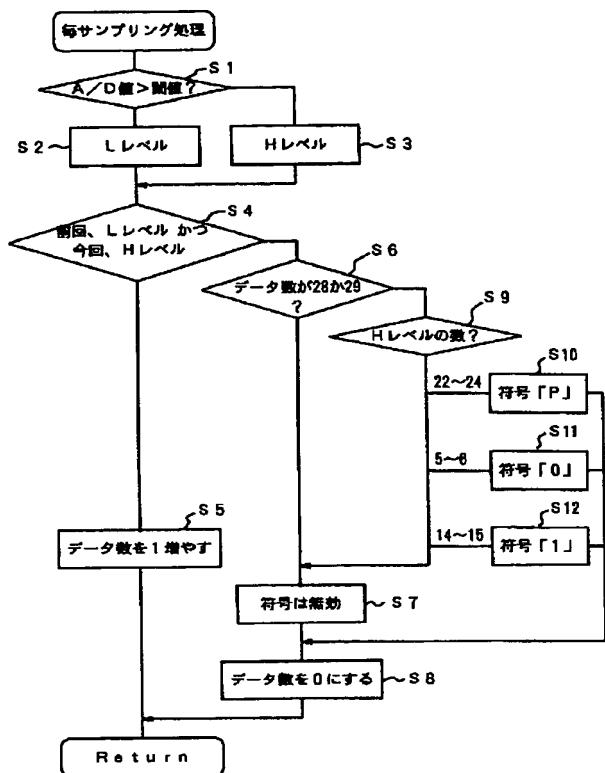


【図6】

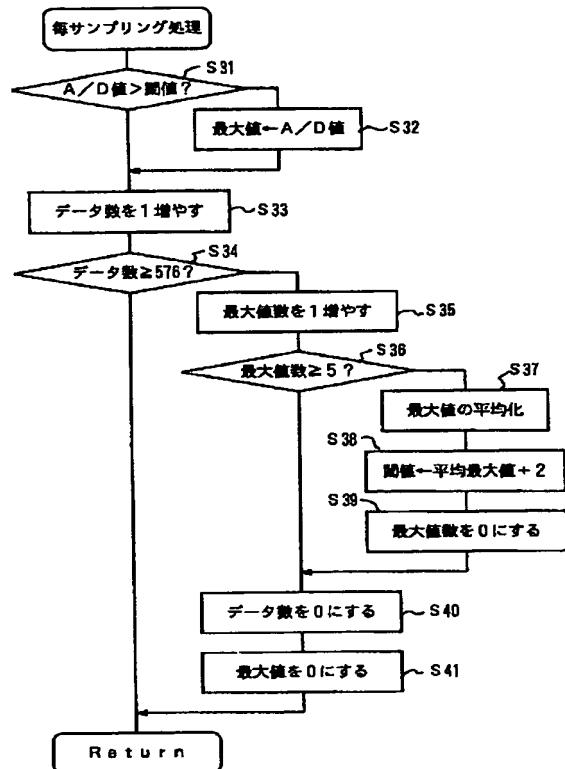


【図7】

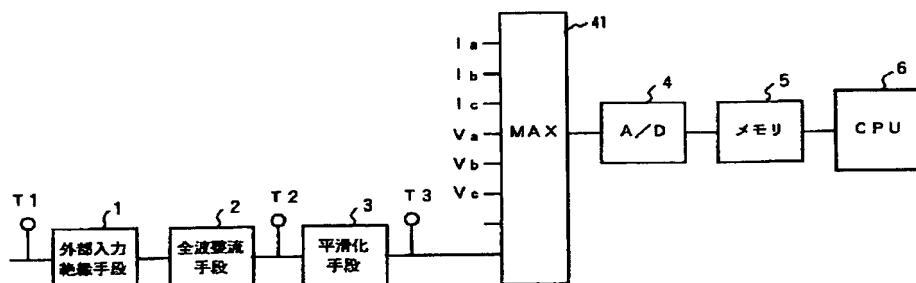
【図3】



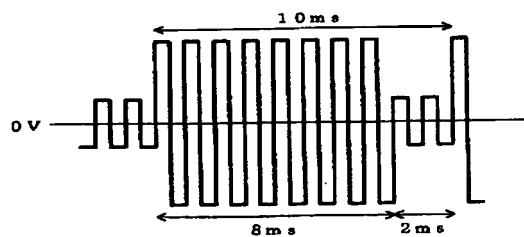
【図5】



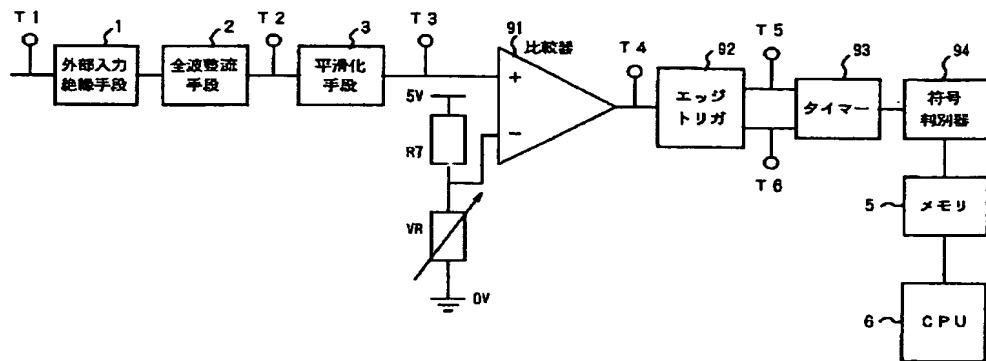
【図4】



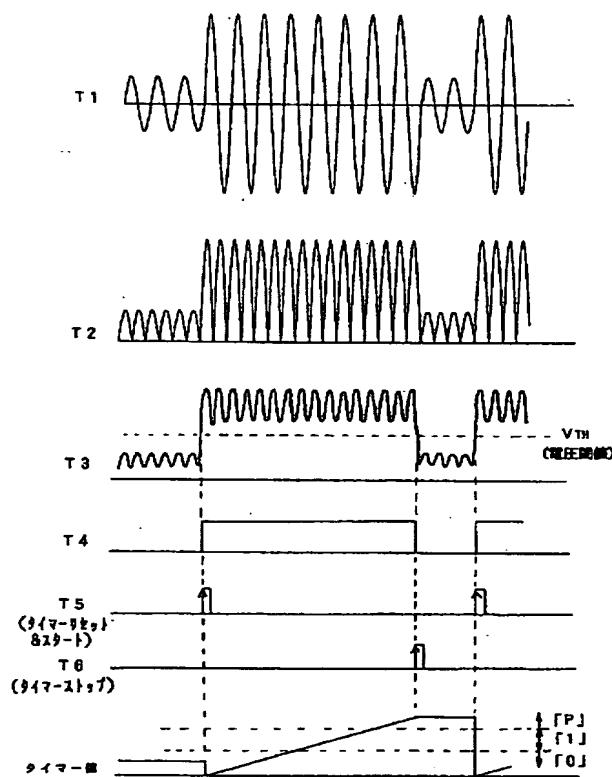
(图 8)



【図9】



【図10】



THIS PAGE BLANK (USPTO)